

Merging Unit

Informatik / Betreuer: Prof. Roland Brun

Experte: Mario Giacometto

In Hochspannungsanlagen werden die Spannungen und Ströme heutzutage digital erfasst und zusammen über ein Bussystem übertragen. Dabei ist eine Merging Unit dafür verantwortlich, diese Spannungen und Ströme abzutasten, zusammenzufassen und über eine definierte Schnittstelle zu versenden. Ein Prototyp einer solchen Merging Unit wurde in dieser Bachelorthesis auf Basis eines FPGAs entwickelt, um möglichst hohe Abtastraten zu erreichen.

Ausgangslage

Die Berner Fachhochschule hat schon einmal eine Merging Unit auf Basis eines Mikrocontrollers entwickelt. Diese ist in der Lage, 50Hz-Signale pro Periode 80 Mal abzutasten. Da aber der Trend gegen immer höhere Abtastraten geht, stösst dieses System an seine Grenzen. Deshalb wurde entschieden, in Rahmen dieser Bachelorarbeit ein System mit einem FPGA zu entwickeln. Dabei war das Ziel, die Signale pro Periode 256 Mal abzutasten.

Realisierung

Zu Beginn der Arbeit wurde ein detailliertes Konzept erstellt und die Aufgabe in verschiedene Teilsysteme zerlegt, mit dem Ziel, diese dann unabhängig voneinander

entwickeln und implementieren zu können. Nachdem das Design der einzelnen Komponenten erstellt wurde, ging es an die Umsetzung. Es wurde eine Merging Unit mit einem FPGA-Starterkit entwickelt, welche mehrere Spannungssignale gleichzeitig über Analog-Digital-Wandler mit einer definierten Abtastrate einliest. Der genaue Zeitpunkt der Abtastung kann bei Bedarf auch auf ein externes Referenzsignal synchronisiert werden. Weiterhin ist auch ein Modul zum Kalibrieren der Analog-Digital-Wandler implementiert, um Offset- und Verstärkungsfehler der analogen Eingangsstufe zu eliminieren. Die eingelesenen Werte werden dann über eine Ethernet-Schnittstelle mit einem Protokoll nach IEC 61850 gesendet.

Damit das System vom PC aus über eine serielle Schnittstelle konfiguriert werden kann, wurde ein Softcore eingesetzt. Ein Softcore ist im Prinzip ein Bauplan eines kleinen Mikrocontrollers, welcher zusätzlich in das FPGA geladen werden kann.

Resultat

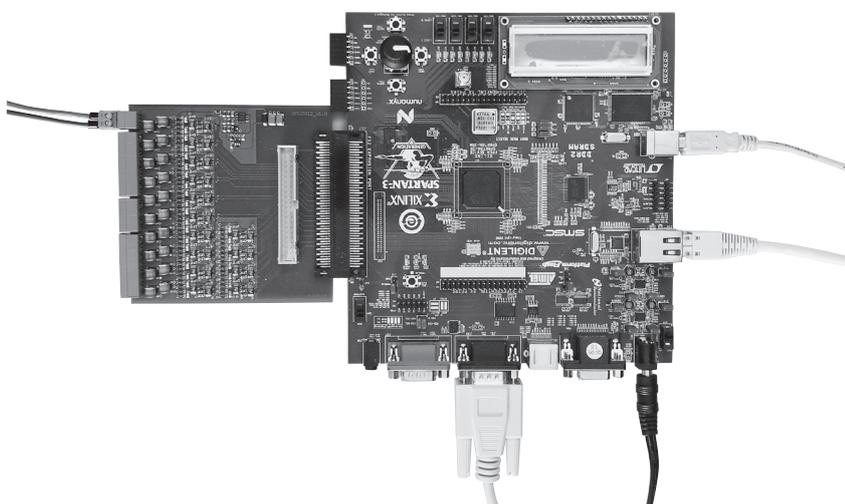
Es wurde ein funktionsfähiges System entwickelt, welches alle wesentlichen Funktionen besitzt. Es hat sich auch gezeigt, dass ein FPGA für eine solche Anwendung bestens geeignet ist. Es sind auch noch genügend Reserven vorhanden, um die Abtastrate noch einmal deutlich zu steigern. Das Projekt kann so auf jeden Fall weitergeführt werden.



Theo Reichenbach



Sandro Steffen



FPGA-Board