

Verkapselung von elektronischen Komponenten in bioelektronischen Implantaten

Studiengang: BSc in Mikro- und Medizintechnik | Vertiefung: Medizintechnik
Betreuer*innen: Prof. Dr. Thomas Niederhauser, Gerhard Frédéric Kuert
Expert: Dr. Marc Hauer (Dyconex AG)
Industriepartner: Dyconex AG, Bassersdorf

Ein alternatives Material, flüssigkristallines Polymer (LCP), soll als Gehäusematerial für bioelektronische Implantate untersucht werden. Dafür wird ein ASIC-Chip auf ein LCP-Substrat gelötet und anschliessend mit LCP verkapselt. Dabei soll die Biokompatibilität sichergestellt werden, ohne die elektrische Funktionalität zu beeinflussen. Das Ziel ist es einen Prozess zu entwickeln, um den ASIC-Chip zu löten sowie eine hermetisch dichte und kompakte Verkapselung zu erstellen.

Ausgangslage

Ein bioelektronisches Gerät kann mit elektrischen Impulsen die Nervenaktivität beeinflussen. Das Endprodukt, ein bioelektronisches Implantat, soll durch diese Stimulation Menschen, die unter chronischer Migräne leiden, wieder gesund machen. Dafür wurde eine flexible Leiterplatte aus LCP erstellt, Abbildung 1. Sie verfügt an der rechten Seite über Elektroden, welche die Nerven mit einem elektrischen Impuls stimulieren können. Auf der linken Seite befindet sich ein elektronisches Modul. Dies steuert die Elektroden und wird von aussen mit Energie versorgt. Das Modul muss für die Biokompatibilität komplett mit flüssigkristallinem Polymer verkapselt werden.

Ziele

Das Ziel der Bachelor-Thesis ist ein Vorgehen zu entwickeln, um ein elektronisches Bauteil, den ASIC-Chip, auf das Substrat aus LCP zu löten und zu verkapseln. Dabei soll die Verkapselung hermetisch dicht und kompakt sein, um den Chip vor dem umliegenden Medium zu schützen. Gleichzeitig sollen die elektronischen und mechanischen Eigenschaften des Bauteils nicht funktionseinschränkend von der Verkapselung beeinflusst werden.

Vorgehen

Das Substrat, der ASIC-Chip und das LCP wird vom Industriepartner, der Dyconex AG, zur Verfügung gestellt. Anschliessend soll der Chip mit einer Dampfphasen-Lötanlage auf das Substrat gelötet werden.

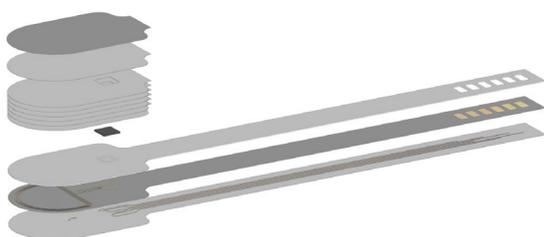


Abbildung 1: Substrat aus LCP mit den Elektroden rechts und dem im LCP verkapselten ASIC-Chip links

Die Verkapselung wird auf einem Flip-Chip-Bonder, dem FinePlacer pico ma, durchgeführt. Auf dem Bonder kann die Temperatur, der Zeitverlauf und der Druck für die Verkapselung variiert werden. Bei einem zweiten Konzept wird das Löten des Chips und das Erstellen der Verkapselung in einem Prozess durchgeführt.

Das Ergebnis wird anhand von drei Schritten beurteilt. Eine elektrische Prüfung kann über die Elektroden durchgeführt werden. Dabei wird die Funktionalität und der elektrische Kontakt des Chips zum Substrat geprüft. Weiter wird ein Schlifffbild erstellt, um die Verkapselung optisch auf Luftpfeinschlüsse und Pad-Verschiebungen analysieren zu können. Als dritter Schritt wird eine Adhäsionsprüfung nach Vorlage von ISO8510-2:2006 durchgeführt, um die durchschnittliche Schälkraft bestimmen zu können.

Resultate

Erste Muster der erstellten Verkapselungen ergaben vielversprechende Resultate. Sie bestanden die elektrische Prüfung und wiesen eine Schälkraft von 4N auf. Ein Schlifffbild, wie in Abbildung 2 dargestellt, zeigte bereits eine kompakte Verkapselung des Chips. Es sind nur noch kleine Luftpfeinschlüsse erkennbar.

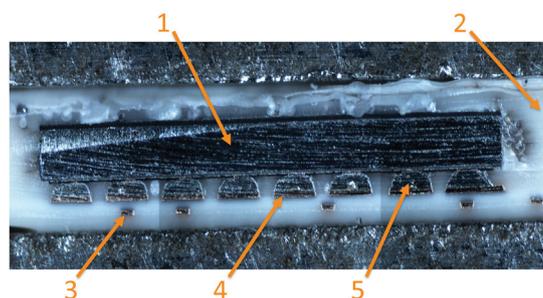


Abbildung 2: Schlifffbild der Verkapselung mit Chip (1), LCP (2), Leiterbahn (3), Anschluss-Pad (4), Lot-Kugel (5)



Florian Lukas Suter
flo.suter98@gmail.com