ICT / Betreuer: Prof. Rolf Vetter, Prof. Alfred Kaufmann

Demodulator für TETRA

Experte: Dipl. Ing. Hans Zahnd

Diese Arbeit befasst sich mit den Möglichkeiten mit SystemVue automatisch VHDL Code zu generieren. Damit lassen sich Field Programmable Gate Arrays, wie sie heute zu tausenden in Kommunikationsgeräten verbaut sind, sehr einfach programmieren. SystemVue von Agilent Technologies ist eine Entwicklungsumgebung, in der sich komplexe Kommunikationssysteme entwickeln und simulieren lassen. Die Handhabung der Software und die Qualität des implementierten Systems wird anhand des Projekts Demodulator für TETRA untersucht.

TETRA

Terrestrial Trunked Radio (TETRA) beschreibt einen Standard für den digitalen Bündelfunk. Das darauf basierende Funknetz ist zellular aufgebaut und wird grösstenteils lokal verwendet. Solche Systeme ermöglichen Sprach- und Datenkommunikation. Die Idee dahinter ist, die analogen Funknetze, welche z.B. von Feuerwehren oder Betrieben des öffentlichen Verkehrs verwendet werden, durch digitale abzulösen. Der Vorteil der digitalen Funknetze besteht darin, dass sie die Spektrumseffizienz erhöhen und zusätzliche Funktionen zur Verfügung stellen.

Demodulator

Die Funktion eines Demodulators ist, das empfangene Signal in dieser Weise aufzubereiten, dass die gesendeten Daten zurückgewonnen und dann am Ausgang verschiedenen Anwendungen zur Verfügung gestellt werden kön-

nen. Der Demodulator besteht aus zwei Teilsystemen, dem Digital Down Converter und der Symbolrückgewinnung. Diese Systeme werden ihrerseits wiederum in Funktionsblöcke unterteilt. Mit SystemVue werden diese dann einzeln entwickelt, simuliert, im Field Programmable Gate Array implementiert und getestet. Sind die Teilsysteme in ihrer Funktion verifiziert, werden sie zum Gesamtsystem Demodulator zusammengefügt.

Implementierungsprozess

Nach dem Design und der Simulation eines Funktionsblocks generiert SystemVue die VHDL Dateien. In der herstellerspezifischen Entwicklungsumgebung ISE von Xilinx werden sie in einem Projekt zusammengeführt und kompiliert.

Die generierte Programmierungsdatei konfiguriert das Field Programmable Gate Array nach den Vorgaben des Funktionsblocks.

Abb. 1: Automatische Implementierung von der grafischen Oberfläche direkt auf die Implementierungsumgebung

Test

Die Implementierungsumgebung besteht aus einem Analog Digital Converter, dem Spartan-3A DSP Kit mit dem Field Programmable Gate Array von Xilinx und dem Analog Digital Converter. Mit einer Erweiterung der Implementierungsumgebung durch einen Signalgenerator und Messinstrumente lassen sich die im Field Programmable Gate Array implementierten Funktionsblöcke testen und mit den Simulationsergebnissen von SystemVue vergleichen.



+41 76 442 85 85

Fazit

SystemVue eignet sich grundsätzlich für die automatische Implementierung. Die Effizienz des Implementierungsprozess lässt sich steigern. Dennoch benötigt die Anwendung der grafischen Entwicklungsumgebung viel Übung und Knowhow, da die Dokumentation minimal ist. Durch die Automatisierung geht teilweise die Transparenz des Prozess verloren. Trotzdem sind Systeme dieser Art komfortabel in der Bedienung und zukunftsweisend.