

# Low Power Asynchronous ASIC Design

Fachgebiet: Elektro- und Kommunikationstechnik, System-on-Chip  
Betreuer: Prof. Dr. Marcel Jacomet  
Experte: Felix Kunz

Bei vielen Applikationen im biomedizinischen Bereich ist es nicht möglich die Energieversorgung zu erneuern. Durch den zunehmenden Einsatz von Sensoren und Implantaten ergibt sich daraus ein steigender Bedarf nach ultra low-power Designs.

Ein möglicher Ansatz für solche Designs ist die Realisation mittels asynchroner Schaltungsprinzipien.

## Einleitung

Das Projekt zur Entwicklung eines langzeit Speiseröhren EKG stellt aufgrund des extrem limitierten Platzangebots grosse Anforderungen an das Volumen und somit an den Energie- und Speicherbedarf der gesamten Schaltung.

Aktuelle Wissenschaftliche Publikationen zeigten, dass die Entwicklung von leistungssparenden Schaltungen mittels asynchroner Logik möglich ist.

In dieser Thesis wurden Möglichkeiten für die Realisation asynchroner Logik mittels current sensig completion detection untersucht.

Beim Prinzip der current sensig completion detection wird der Stromverbrauch eines Logikblockes überwacht, und sobald dieser abfällt die Beendigung der Operation erkannt. Anhand dieser Beobachtung lassen sich die für die asynchrone Schaltungstechnik benötigten Handshake-Signale generieren.

## Realisierung

Es wurden mögliche Ansätze zur Implementation eines Stromsensors für einen ASIC in einem 0.35µm CMOS-Prozess untersucht, und Auswerteschaltungen für die Detektierung des Operationsendes entwickelt.

Anhand von Simulationen auf Transistorebene wurde die Funktion überprüft, und für verschiedene Test-szenarien die Leistungsaufnahme per Simulation bestimmt und mit einer synchronen Schaltung verglichen.

## Resultate

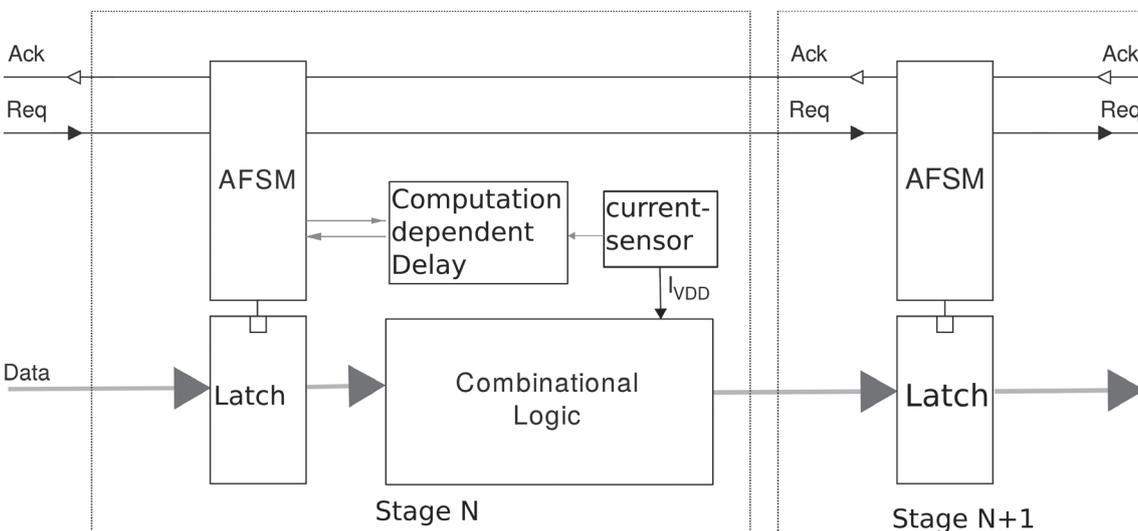
Es konnten zwei funktionierende Strommonitore und die dazugehörige Generierung der Handshake-Signale für die asynchrone Operation entwickelt werden.

Die beiden Schaltungen wurden benutzt um einen 16-Bit Ripple-Carry-Addierers zu überwachen und zu steuern. Dabei wurde der Energieverbrauch für verschiedene Szenarien ermittelt.

Anhand der Resultate konnte gezeigt werden, dass mithilfe der asynchronen Schaltungstechnik der Energieverbrauch zum Teil deutlich gesenkt werden kann.



Dominik Brügger  
dominik.bruegger@gmail.com



Blockdiagramm einer asynchronen Pipeline mit CSCD