

Low-Cost OCT Hardware Front-End

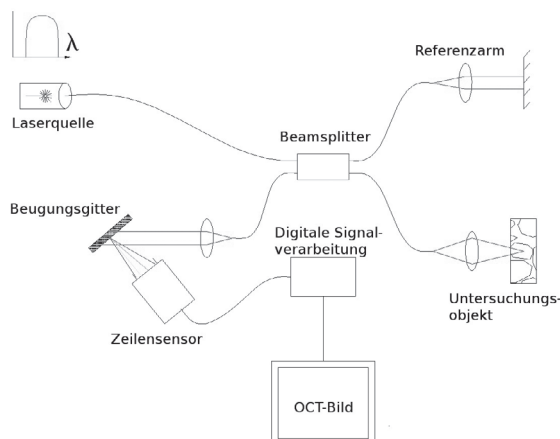
Fachgebiet: Embedded Systems
Betreuer: Prof. Dr. Marcel Jacomet
Experte: Felix Kunz (Innocampus AG)
Industriepartner: Universität Bern

Optische Kohärenztomographie (OCT) ist ein Verfahren zur Gewinnung dreidimensionaler Bilder in Mikrometerauflösung. Das Verfahren kommt vor allem in biologischen oder menschlichen Geweben zum Einsatz, zum Beispiel zur Darstellung der Netzhaut auf Zellebene. Bis jetzt waren die Geräte dafür allerdings sehr teuer. In dieser Thesis wurde nun eine deutlich günstigere OCT-Hardware entwickelt, welche immer noch 4000 A-Scans pro Sekunde erreicht.

Ausgangslage

Das OCT-System besteht aus verschiedenen Komponenten: das Licht einer breitbandigen Laserquelle wird in ein Interferometer geschickt. Dort wird das Licht aufgeteilt und einerseits auf das zu untersuchende Objekt, andererseits auf den Referenzarm mit fixer Länge geschickt. Die beiden reflektierten Signale werden interferiert und auf ein Beugungsgitter gelenkt, wo es ähnlich wie an einem Prisma in seine verschiedenen Frequenzanteile aufgefächert wird. Mit einem Liniensensor werden die Intensitäten der Frequenzen gemessen. Der Liniensensor fungiert somit als Spektrometer. Das Zeitsignal (A-Scan) kann nun aus dem Spektrum berechnet werden.

In der vorgängigen Projektstudie wurde die Hardware zum Ansteuern eines CMOS-Liniensensors entwickelt. Sie besteht aus einem CMOS-Liniensensor, einem A/D-Wandler zum Einlesen des Sensors, einem D/A-Wandler zum Bewegen der Spiegel und einem analogen Levelshifter mit Antialiasingfilter, um das Positionssignal der Spiegel auf den Eingangsspannungsbereich des Zynq-SOCs anzupassen.



Frequency-Domain OCT

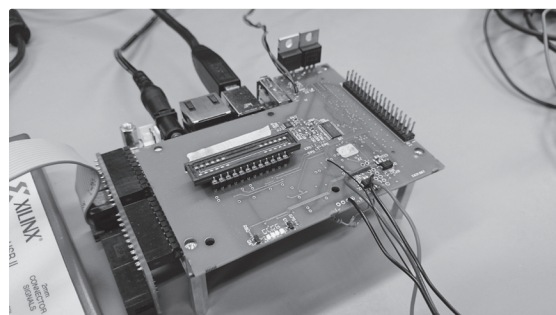
Umsetzung

Die Hardware besteht aus einem PM3 Baseboard von Enclustra mit einem ZX3 System-on-Chip Modul und der in der Projektstudie entwickelten Schaltung. Zur Ansteuerung des CMOS-Sensors wurde ein IP-Core für das Zynq-SoC entwickelt. Der IP-Core liest die Daten aus und transferiert sie an den USB3.0-Core weiter, welcher wiederum die Daten an den Host-PC weiterleitet. Dort werden die Daten graphisch in einem QT-GUI dargestellt. Die Firmware auf dem ARM benutzt das Real Time Operating System «FreeRTOS», damit die verschiedenen Aufgaben einfacher zu koordinieren sind. Die CMOS-IP wird wie die Peripheriebausteine bei normalen Microcontrollern über ein Registerinterface gesteuert. Der USB 3.0-Core wurde im HUCE microLab entwickelt.

Resultate

Die geforderten 4000 A-Scans pro Sekunde werden erreicht. Grundsätzlich sind auch mehr Scans möglich, was allerdings auf Kosten der Belichtungszeit gehen würde. Das System wurde erfolgreich getestet und ausgemessen. Die CMOS-IP kann vom GUI aus parametrisiert werden. Dem D/A-Wandler kann ein Pattern gesendet werden, welches er anschließend periodisch ausgibt. Das Positionssignal der Spiegel wird mit dem D/A-Wandler des Zynq-SoC digitalisiert und ebenfalls an das GUI gesendet.

Mit der CMOS-IP ist der Grundstein für die Integration in existierende Systeme gelegt.



Entwickelte Hardware



Jan Huggler